

# OrCAD Documentation Editor

## Автоматизация создания КД на печатную плату, в соответствии с ЕСКД

Josh Moore – Director Product Marketing  
Cadence OrCAD Solutions

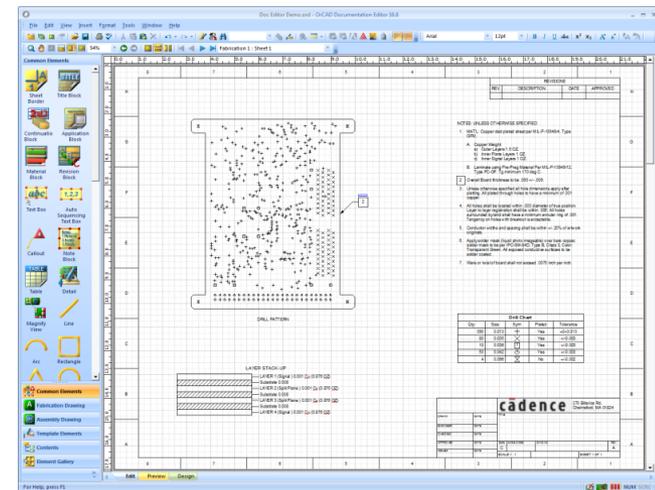
Системный интегратор продуктов Cadence - ООО «ПСБ СОФТ»  
Вадим Аверков, [averkov@pcbsoft.ru](mailto:averkov@pcbsoft.ru), +7 (800) 333-97-22

**OrCAD**<sup>™</sup>  
CADENCE PCB SOLUTIONS

# Что такое OrCAD Documentation Editor?

- Быстрое и повторяемое решение для создания КД на печатную плату, включая сборочные чертежи ПП, печатного узла, перечни и спецификации
- Интеллектуальное создание КД с отслеживанием изменений через синхронизацию с мастер-проектом ПП
- Создает и отображает документы в точности, как они будут выглядеть на производстве

**Уникальный подход к автоматизации создания КД**

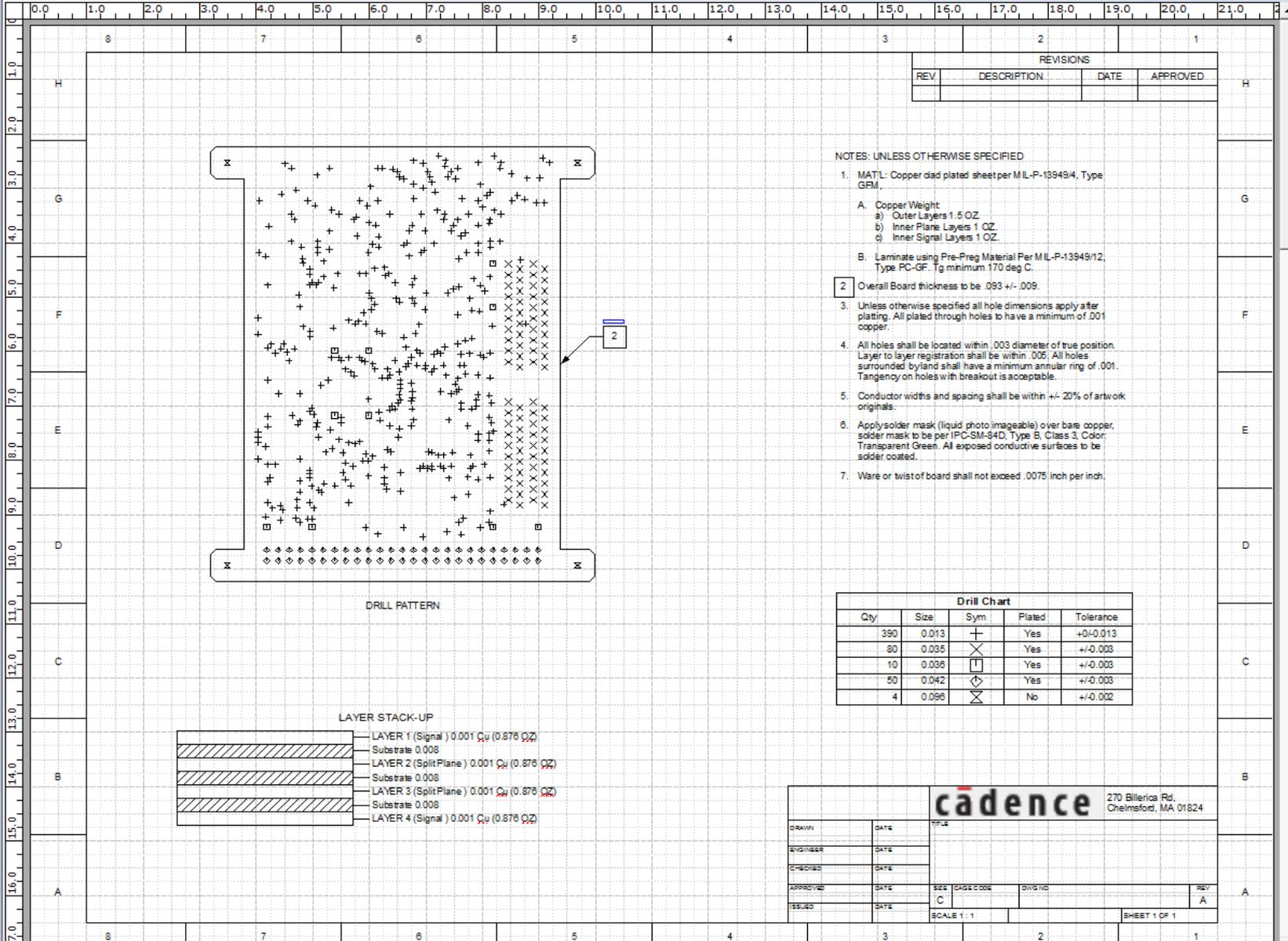


**Common Elements**

- Sheet Border
- Title Block
- Continuation Block
- Application Block
- Material Block
- Revision Block
- Text Box
- Auto Sequencing Text Box
- Callout
- Note Block
- Table
- Detail
- Magnify View
- Line
- Arc
- Rectangle

**Common Elements**

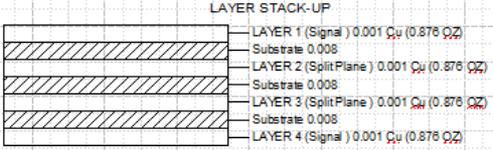
- Fabrication Drawing
- Assembly Drawing
- Template Elements
- Contents
- Element Gallery



REVISIONS			
REV	DESCRIPTION	DATE	APPROVED

- NOTES: UNLESS OTHERWISE SPECIFIED
- MATL: Copper clad plated sheet per MIL-P-13949/4, Type GFM.
    - A. Copper Weight
      - a) Outer Layers 1.5 OZ
      - b) Inner Plane Layers 1 OZ
      - c) Inner Signal Layers 1 OZ
    - B. Laminate using Pre-Preg Material Per MIL-P-13949/12, Type PC-GF. Tg minimum 170 deg C.
  - 2 Overall Board thickness to be .093 +/- .009.
  - 3 Unless otherwise specified all hole dimensions apply after plating. All plated through holes to have a minimum of .001 copper.
  - 4 All holes shall be located within .003 diameter of true position. Layer to layer registration shall be within .005. All holes surrounded by land shall have a minimum annular ring of .001. Tangency on holes with breakout is acceptable.
  - 5 Conductor widths and spacing shall be within +/- 20% of artwork originals.
  - 6 Apply solder mask (liquid photo imageable) over bare copper, solder mask to be per IPC-SM-34D, Type B, Class 3 Color: Transparent Green. All exposed conductive surfaces to be solder coated.
  - 7 Ware or twist of board shall not exceed .0075 inch per inch.

Drill Chart				
Qty	Size	Sym	Plated	Tolerance
390	0.013	+	Yes	+0/-0.013
80	0.035	X	Yes	+/-0.003
10	0.036	II	Yes	+/-0.003
50	0.042	◇	Yes	+/-0.003
4	0.096	X	No	+/-0.002



DRAWN		DATE	TITLE	
ENGINEER		DATE		
CHECKED		DATE		
APPROVED		DATE	SIZE	CAGE CODE
ISSUED		DATE	DWG NO	REV
SCALE 1 : 1			SHEET 1 OF 1	

**cadence** 270 Billerica Rd, Chelmsford, MA 01824



Master Data



Imported data



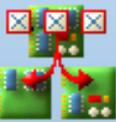
User Data



Electrical/Mech. Associations



Preferences



Assembly Variant Manager



Alternate Parts

Assembly Variants

Show all variants

Empty table area for Assembly Variants

Process Steps

Show all steps

Empty table area for Process Steps

Item No	Part Name	Reference Desig...	Description	Quantity	Comments	Part Number
	21503-260-12	C14, C17, C20		3		
	21505-267-01	C1-C4, C6-C7, C9...		20		
	21505-274-01	C5, C8, C11		3		
	24707-008-73	R1-R5		5		
	CDS_002	U13, U16		2		
	CDS_011	U11		1		
	cds_028	U19		1		
	CDS_032	U5-U8		4		
	CDS_K002	U9		1		
	CDS_K004	U10		1		
	CDS_K006	U1-U4		4		
	CDS_K008	U14-U15, U17-U18		4		
	CDS_K010	U21		1		
	CDS_K012	U12, U20		2		
	CONNECTOR	J1		1		

Show Alternate Parts

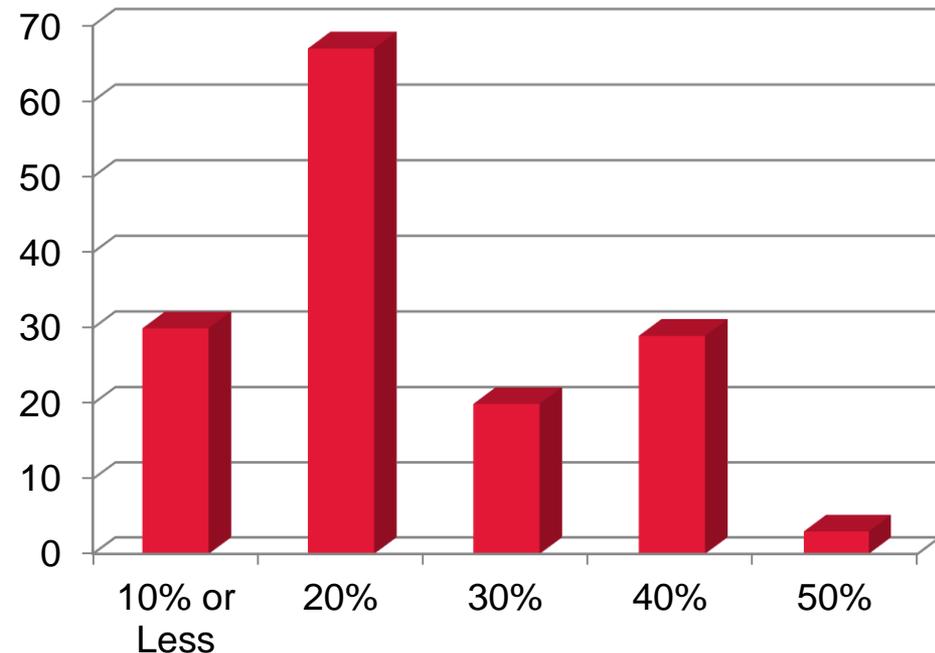
Generate Item No for: Mechanical components only

Part Type:

OK

# Конструкторская Документация сегодня

- Процесс создания КД долог, громоздок и подвержен ошибкам
- В среднем 2 человекодня тратится на 10-дневный проект (т.е. 20%)
- Минимальные изменения в плате могут потребовать тех же 2-х человекоднеи на доработку КД
- Увеличение сложности проектов оставляет меньше времени на КД
  - Конструктор зажат по срокам между разработчиками и производством



Процент времени, затрачиваемого на КД, по результатам опроса\*

\* Было опрошено 150 инженеров-конструкторов, которые готовят КД

# Разработано для Документации

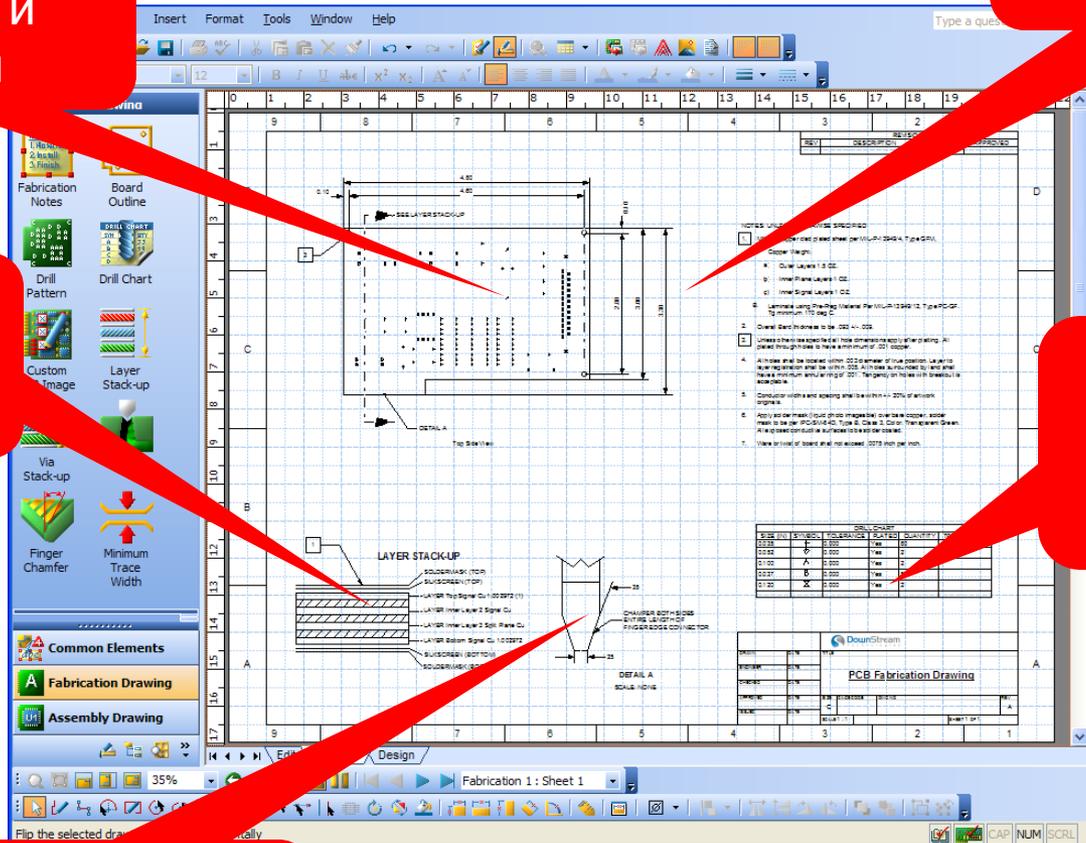
Символы сверл,  
шаблоны и  
графики

Интеллектуальные  
заметки и выноски

Структура  
слоев платы

Символы  
сверл,  
шаблоны и  
графики

Изображения  
деталей  
(например, фаска)



And more...

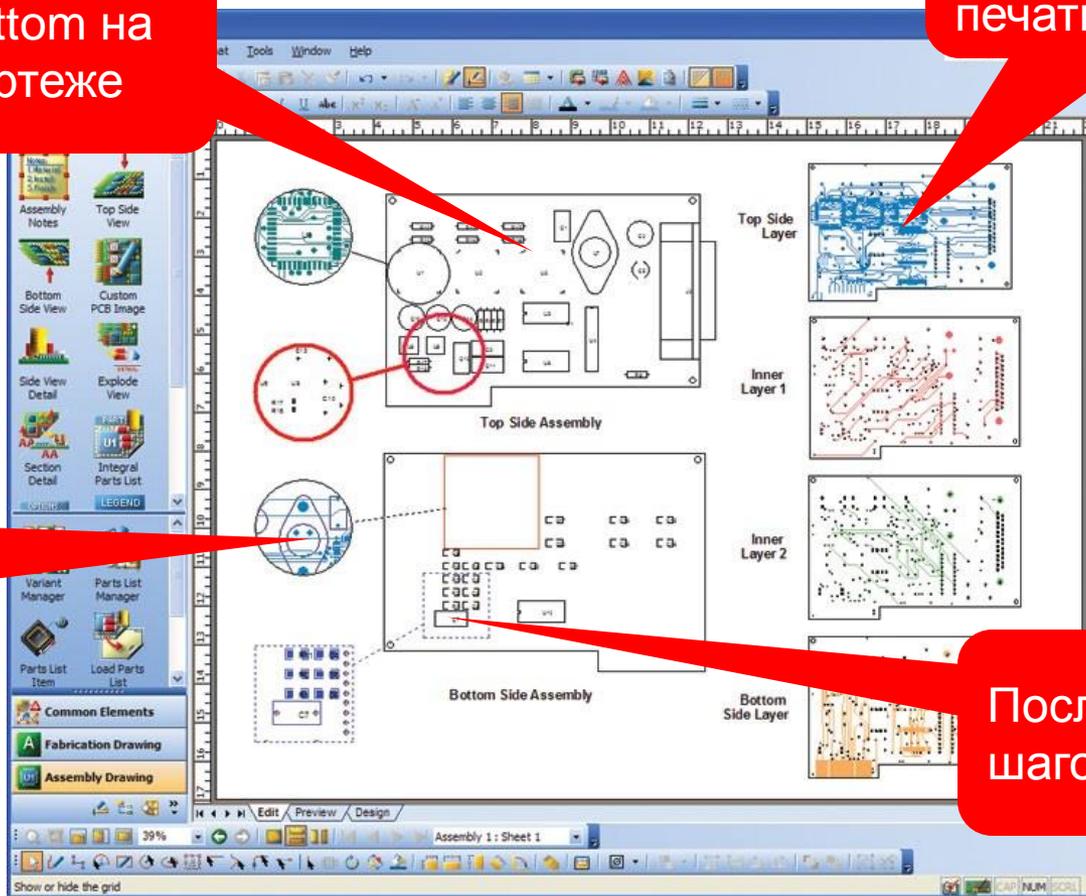
# Разработано для Документации

Виды top и bottom на сборочном чертеже

Неограниченное число видов слоев печатной платы

Варианты изготовления

Последовательность шагов сборки



# Создавайте КД методом перетаскивания Drag-Drop

- База данных печатной платы целиком импортируется и используется для создания КД
  - С использованием базы ПП, документация может быть создана быстрее и точнее, чем традиционными методами
- Автоматически создавайте сборочные виды, детали, и таблицы
- Перетаскивайте различные элементы документации и располагайте их на листе чертежа

The image shows two screenshots from a PCB design software. The top screenshot is a 'Layer Stack-up' dialog box with a 'Data' tab. It contains a table with columns for ID, Name, and other properties. The bottom screenshot shows the 'Fabrication Drawing' interface with a 'Layer Stack-up' diagram. A red callout bubble points to the dialog box, and another red callout bubble points to the diagram.

**Стек слоев в проекте платы**

ID	Name	Num	Material	Thickness	Order	Other
12	Silkscre...		Silkscre...			
13	Solder ...		Solder ...			
14	Top	1	Signal	0.001	1.003	
15	Dielectric	0	Substrate	0.010	0.000	
16	Inner La...	2	Signal	0.001	1.003	
17	Dielectric	0	Substrate	0.010	0.000	
18	Inner La...	3	Split Pla...	0.001	1.003	
19	Dielectric	0	Substrate	0.010	0.000	
20	Inner La...	4	CAM Pl...	0.001	1.003	+5V
21	Dielectric	0	Substrate	0.010	0.000	
22	Inner La...	5	CAM Pl...	0.001	1.003	GND
23	Dielectric	0	Substrate	0.010	0.000	
24	Bottom	6	Signal	0.001	1.003	
25	Solder ...		Solder ...			
26	Silkscre...		Silkscre...			

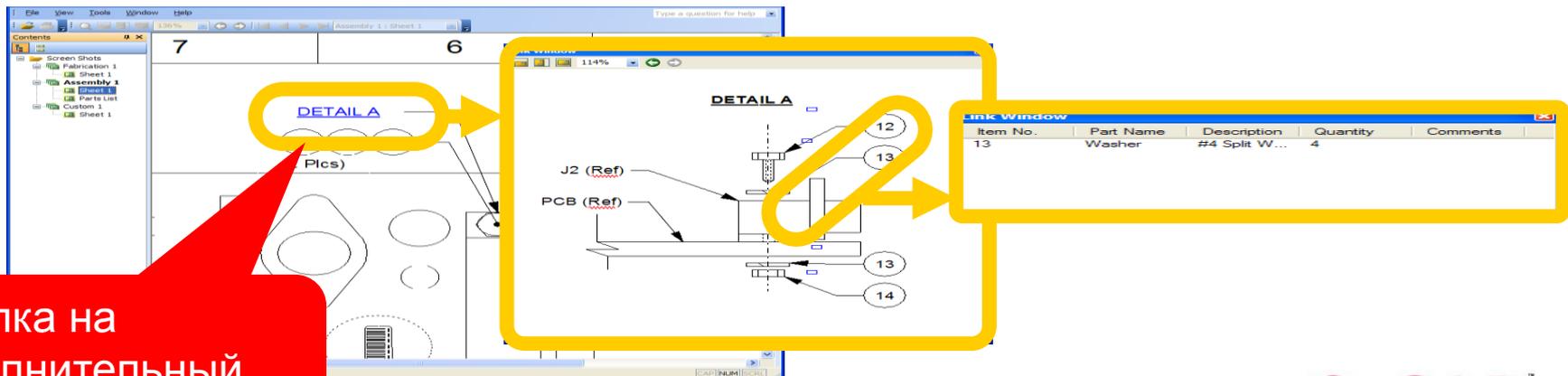
**Стек слоев на чертеже**

**LAYER STACK-UP**

- SOLDERMASK (TOP)
- SILKSCREEN (TOP)
- LAYER Top Signal Cu 1.003 (1)
- LAYER Inner Layer 2 Signal Cu 1.003
- LAYER Inner Layer 3 Split Plane Cu
- LAYER Inner Layer 4 CAM Plane Cu
- LAYER Inner Layer 5 CAM Plane Cu
- LAYER Bottom Signal Cu 1.003 (1)
- SILKSCREEN (BOTTOM)
- SOLDERMASK (BOTTOM)

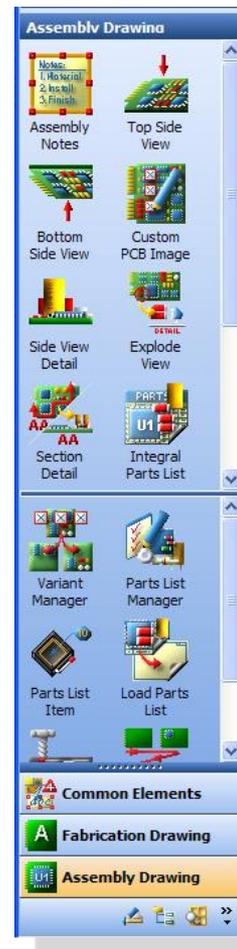
# Динамическая и Интерактивная документация

- Создавайте «Интерактивную» документацию, которая удобнее для производства, чем бумага или PDF
  - С гиперссылками и мультимедийными элементами обычная КД теперь превращается в динамический контент
- Можно внедрить в КД ссылки между разными документами, чтобы сфокусировать внимание на важной информации
- Документы могут содержать видео и аудио для передачи важной информации

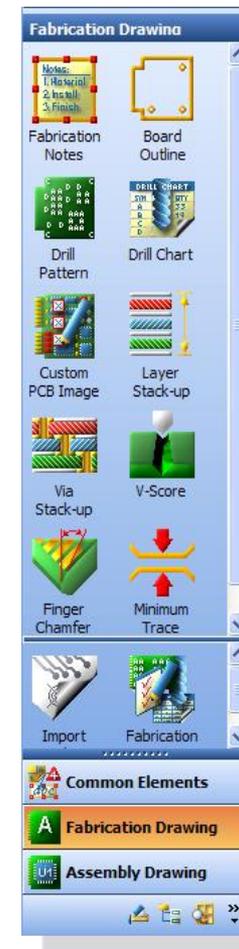


# Оптимизировано для инженеров-конструкторов печатных плат

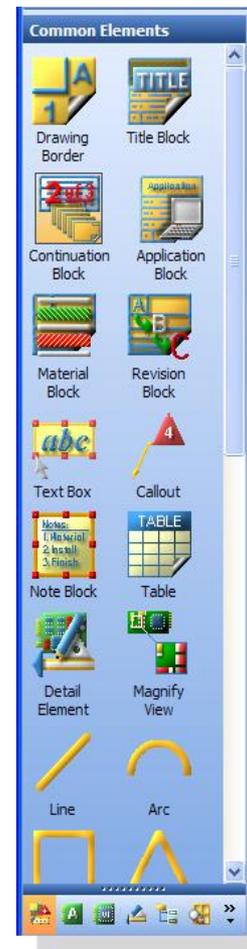
- Организовано так, как работают инженеры
  - Интерфейс разбит по типам объектов
- Палитры инструментов содержат объекты, соотносящиеся с ПП
  - Меню и палитры инструментов отражают тот тип документа, который создается
- Специальные инструменты автоматизируют наиболее типовые задачи при создании чертежей



Сборка

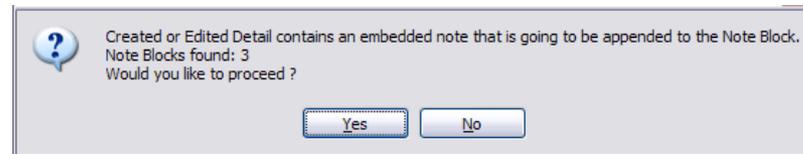
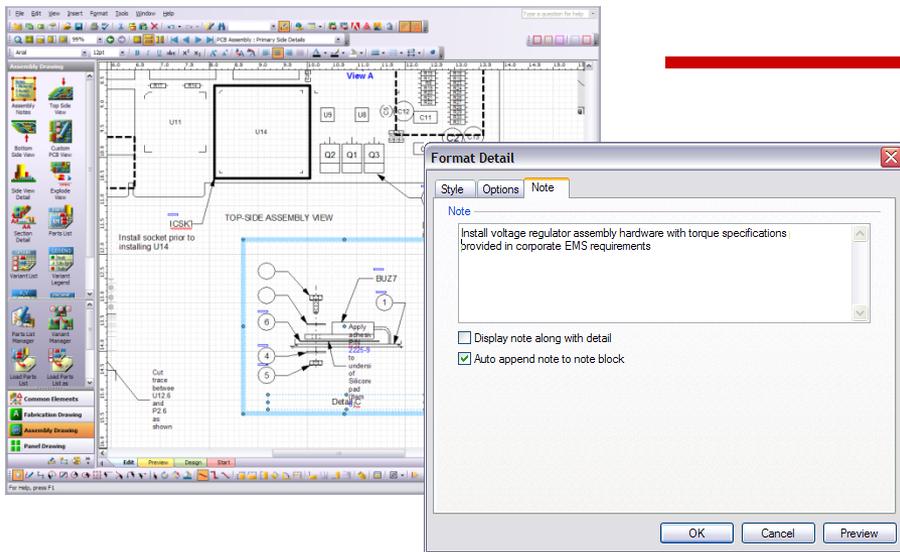


Изготовление



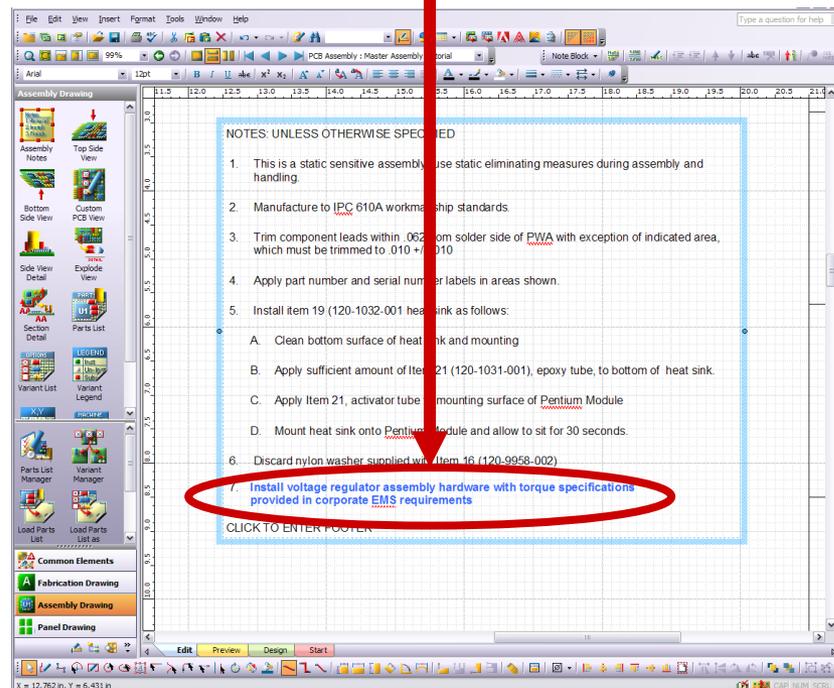
Другое

# Интеллектуальные / Встроенные Детали и Заметки



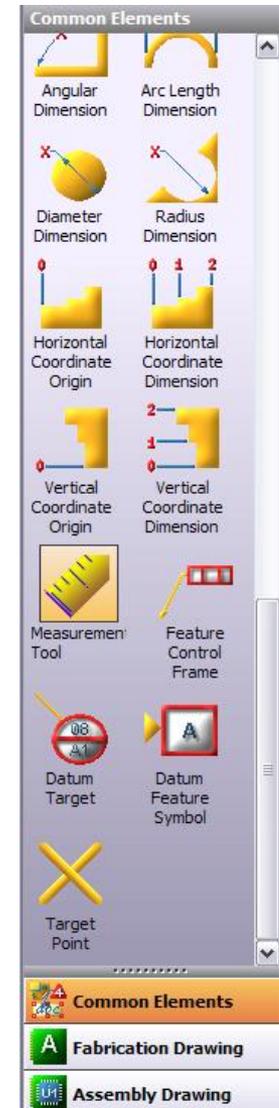
Когда к чертежу добавляется выноска, к тексту пояснений может быть автоматически добавлена заметка

Стандартный текст пояснений может быть определен заранее и сохранен как шаблон



# Образмеривание

- Создавайте свои размерные выноски
- Поддержка контрольных линий, рамок и символов
- Поддержка уникальных символов выравнивания, параллельности и т.д.



# Полный комплект документации

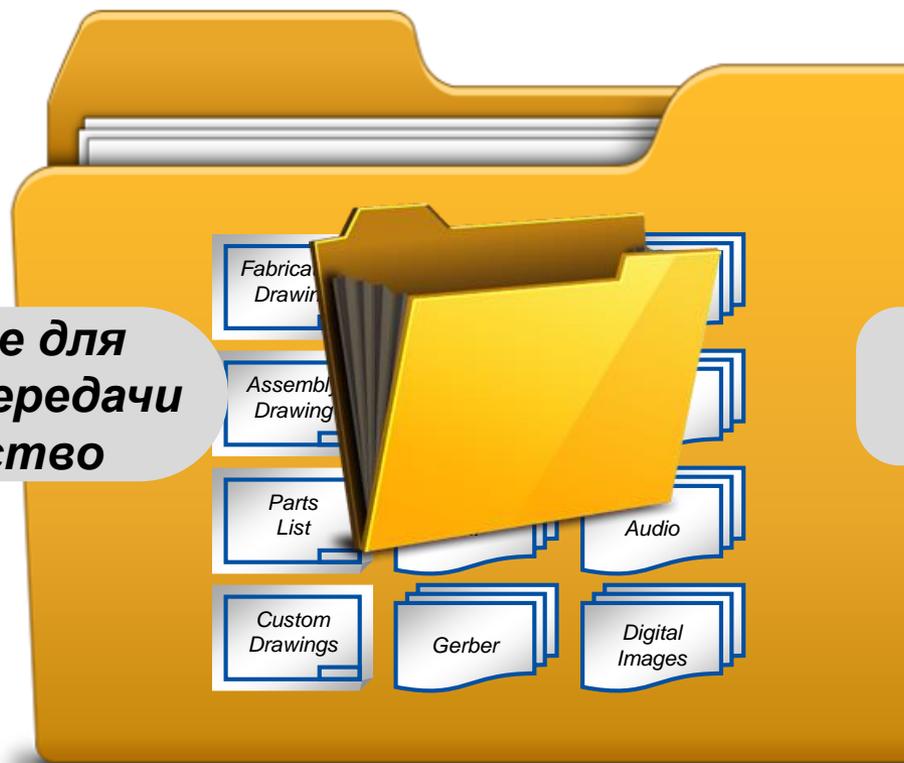
Документы

Fabrication  
Drawing

Parts  
List

Custom  
Drawings

**Любые данные для  
создания КД и передачи  
на производство**



Данные

PCB CAD

Schematic

Gerber

PDF

Video

Digital  
Images

Raster  
Graphics

**Документация для  
выстраивания  
процессов**

**Содержит все данные для производства – в  
любое время, в любом месте!**

# OrCAD Documentation Editor - преимущества

Тратьте меньше времени и денег на создание КД

Создавайте лучшие инструкции для производства

Быстрее двигайтесь к следующему проекту

*«Сегодняшние проекты печатных плат требуют все больше внимания к нюансам разработки. У инженеров-конструкторов нет времени на возню с документацией, т.к. это оказывает негативное влияние на сроки сдачи проектов.»*

**A.J. Incorvaia**  
SPG VP R&D  
Allegro PCB Group  
Cadence Design Systems

**OrCAD**<sup>™</sup>  
CADENCE PCB SOLUTIONS

OrcAD™

**CADENCE PCB SOLUTIONS**